

AG

E AVANHALLY 33-8-5

Serial No. 10/816527

File Date 4/1/04

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
12. Dezember 2002 (12.12.2002)

PCT

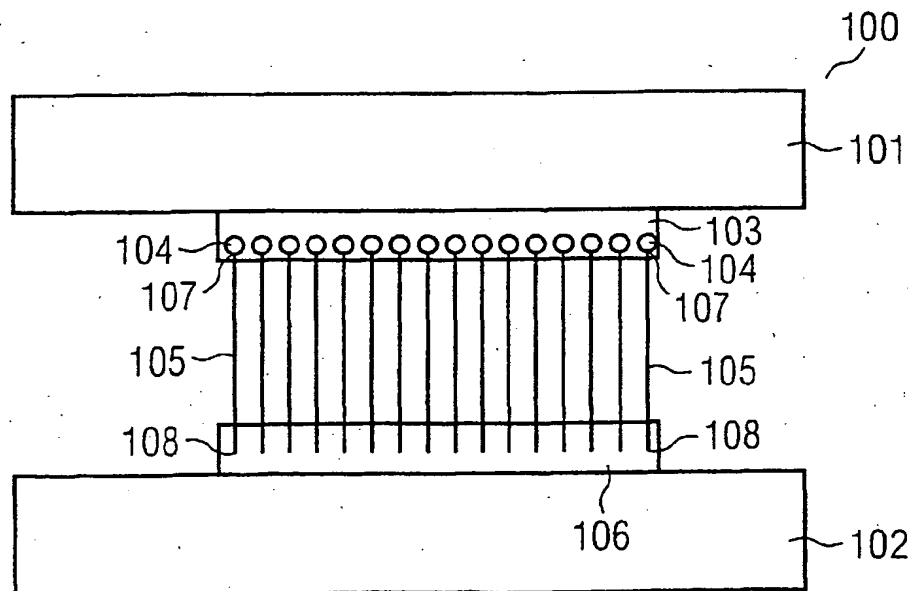
(10) Internationale Veröffentlichungsnummer  
**WO 02/099845 A2**

- (51) Internationale Patentklassifikation<sup>7</sup>: **H01L** (72) Erfinder; und  
(21) Internationales Aktenzeichen: PCT/DE02/02026 (75) Erfinder/Anmelder (*nur für US*): **HÖNLEIN, Wolfgang**  
(22) Internationales Anmeldedatum: 3. Juni 2002 (03.06.2002) [DE/DE]; Parkstrasse 8A, 82008 Unterhaching (DE).  
**KLOSE, Helmut** [DE/DE]; Aidenbachstrasse 139, 81479 München (DE). **KREUPL, Franz** [DE/DE]; Mandlstrasse 24, 80802 München (DE). **SIMBÜRGER, Werner** [AT/DE]; Joseph-Haydn-Strasse 10, 85540 Haar (DE).  
(25) Einreichungssprache: Deutsch (74) Anwalt: **VIERING, JENTSCHURA & PARTNER**;  
(26) Veröffentlichungssprache: Deutsch Steinsdorfstrasse 6, 80538 München (DE).  
(30) Angaben zur Priorität: 101 27 351.7 6. Juni 2001 (06.06.2001) DE (81) Bestimmungsstaaten (*national*): JP, KR, US.  
(71) Anmelder (*für alle Bestimmungsstaaten mit Ausnahme von US*): **INFINEON TECHNOLOGIES AG** [DE/DE]; St.-Martin-Strasse 53, 81669 München (DE). (84) Bestimmungsstaaten (*regional*): europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

[Fortsetzung auf der nächsten Seite]

(54) Title: ELECTRONIC CHIP AND ELECTRONIC CHIP ASSEMBLY

(54) Bezeichnung: ELEKTRONISCHER CHIP UND ELEKTRONISCHE CHIP-ANORDNUNG



(57) Abstract: A plurality of nanotubes is mounted on at least one external metallic chip contact of the electronic chip for contacting said electronic chip with an additional electronic chip.

[Fortsetzung auf der nächsten Seite]

WO 02/099845 A2



**Veröffentlicht:**

— ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

*Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

zweiter externer Chip-Metallkontakt 209 vorgesehen, der zur elektrischen Kontaktierung mit dem ersten elektronischen Chip-Metallkontakt 208 des ersten elektronischen Chips 201 dient.

5

Zwischen die beiden externen Chip-Metallkontakte 208, 209 ist zur elektronischen Kopplung der beiden Chip-Metallkontakte 208, 209 Lotmaterial 210, üblicherweise eine elektrisch leitende Metallverbindung, eingebracht. Mittels des

10

Lotmaterials 210 werden die beiden externen Chip-Metallkontakte 208, 209 gekuppelt, vorzugsweise, indem die Chip-Metallkontakte 208, 209 mit dem Lotmaterial 210 verlötet werden.

15

Zum Kontaktieren zweier fertig prozessierter elektronischer Chips sind unterschiedliche Verfahren bekannt, wie beispielsweise das **Ball Grid Array**-Verfahren (BGA), das **Flip-Chip**-Verfahren (FC), das **Chip-Scale-Packaging**-Verfahren (FSC), das **Plastic-Dual-In-line-Packages**-Verfahren (PDIP), das **Quad Flat Packs**-Verfahren (QFP) oder auch das **Small-Outline ICs**-Verfahren (SOICs).

20

Diesen Verfahren ist gemeinsam, dass zum Kontaktieren die externen Chip-Metallkontakte miteinander verlötet oder mittels Bonddrähten, jedenfalls mittels Metallverbindungen kontaktiert werden.

25

Für den Fall, dass ein elektronischer Chip als Test-Chip ausgestaltet ist zum Testen der korrekten Funktionsweise einer Vielzahl weiterer Chips, ist es erforderlich, einen externen Chip-Metallkontakt des Test-Chips mit jeweils einem Test-Anschluss, welcher ebenfalls einen Chip-Metallkontakt aufweist, des jeweils zu testenden elektronischen Chips zu koppeln. Dies erfolgt üblicherweise unter Verwendung sogenannter Nadelkarten, d.h. anschaulich mittels nadelartiger Metallkontakte.

30

35

**Beschreibung****Elektronischer Chip und elektronische Chip-Anordnung**

- 5 Die Erfindung betrifft einen elektronischen Chip sowie eine elektronische Chip-Anordnung.

Zum mechanischen und elektrischen Kontaktieren zweier fertig prozessierter elektronischer Chips miteinander oder eines  
10 prozessierten Chips mit einer Umgebungseinheit ist es bekannt, die vertikale Verbindung zwischen zwei elektronischen Chips über jeweils einen externen Chip-Metallkontakt der beiden jeweiligen miteinander zu kontaktierenden elektronischen Chips sowie über eine  
15 Lotverbindung zu kontaktieren.

**Fig.2** zeigt eine solche bekannte Chip-Anordnung 200.

Die Chip-Anordnung 200 weist einen ersten elektronischen Chip  
20 201 sowie einen zweiten elektronischen Chip 202 auf, wobei der erste Chip 201 und der zweite Chip 202 miteinander elektrisch zu kontaktieren sind.

Der erste Chip 201 weist in einer auf einem Substrat 203  
25 aufgebrachten Schichtenfolge mehrere elektrische Bauelemente, einen elektrischen Widerstand 204, eine Kapazität 205 und eine Induktivität 206 auf, die als elektrische Schaltung 207 in den ersten elektronischen Chip 201 integriert sind.

30 Weiterhin weist der erste Chip einen ersten externen Chip-Metallkontakt 208 auf, über den der erste elektronische Chip 201 mit dem zweiten elektronischen Chip 202 elektronisch gekoppelt werden ist.

35 Der zweite Chip 202 weist ebenfalls eine elektrische Schaltung auf (nicht dargestellt), die in dem zweiten Chip 202 integriert ist. Weiterhin ist in dem zweiten Chip 202 ein

Die bekannte Kopplung zweier elektronischer Chips unter Verwendung von Metallschichten oder Bonddrähten, allgemein unter Verwendung von Metallelementen, weist mehrere Nachteile auf.

5

Insbesondere bei einer Hochfrequenz-Anwendung ist die begrenzte Stromtragfähigkeit des Verbindungsmaterials von Nachteil, da sie eine sehr starke Erwärmung und einen nicht zu vernachlässigenden elektronischen Widerstand der Chip-Kopplung zur Folge hat.

10

Ferner können in der Kopplung selbst aufgrund der erheblichen mechanischen Belastung Risse, allgemein Beschädigungen in der Metallverbindung, auftreten, die zu einer verschlechterten elektronischen Kontaktierung bis hin zu einer nicht mehr bestehenden elektronischen Kontaktierung führen können.

15

In [1] ist ferner ein taktiler Sensor bekannt, bei dem auf einer Mehrzahl von Kontaktelementen jeweils eine Vielzahl von Nanodrähte aufgewachsen sind. Eine mittels des Sensors zu erfassendes Element wird erfasst, indem die Nanodrähte von dem von dem Element mechanisch verbogen werden, so dass sich die Nanodrähte benachbarter Kontaktelemente des Sensors berühren und damit ein elektrischer Kurzschluss gebildet wird.

20

25

[2] beschreibt eine mikroelektronische Vorrichtung, bei der zwischen zwei elektrisch leitfähigen Kontaktierungselementen eine nanoporöse Schicht eingebracht ist, wobei die Poren mit Metall gefüllt sind, so dass die Kontaktierungselemente mittels der metallgefüllte Poren elektrisch gekoppelt sind.

30

[3] beschreibt ein Verfahren zum Herstellen von Kohlenstoff-Nanoröhren.

35

In [4] ist ein weiterer elektrischer Messfühler offenbart.

In der erst nach dem Zeitrang der Erfindung veröffentlichten Druckschrift [5] ist eine Einrichtung beschrieben mit mindestens zwei Schaltkreis-Schichten, welche in vertikaler Richtung mittels Kohlenstoff-Nanoröhren miteinander elektrisch gekoppelt sind.

Somit liegt der Erfindung das Problem zugrunde, einen elektronischen Chip über einen externen elektronischen Chip-Kontakt mit einem weiteren Chip elektronisch leitend zu koppeln, wobei die Kopplung weniger stör anfällig ausgestaltet ist.

Das Problem wird durch den elektronischen Chip sowie durch die elektronische Chip-Anordnung mit den Merkmalen gemäß den unabhängigen Patentansprüchen gelöst.

Ein elektronischer Chip weist mehrere externe Chip-Kontakte auf, vorzugsweise mehrere Chip-Metallkontakte, auf denen jeweils eine Vielzahl von Nanoröhren aufgebracht sind zum Kontaktieren des elektronischen Chips mit einem anderen elektronischen Chip.

Der andere elektronische Chip weist ebenfalls eine Mehrzahl externer Chip-Kontakte auf, vorzugsweise mehrere Chip-Metallkontakte. Die Vielzahl von Nanoröhren jeweils eines externen Chip-Kontakts sind mit einem entsprechenden, anschaulich zugehörigen, externen Chip-Kontakt des anderen elektronischen Chips zu kontaktieren. Es ist in diesem Zusammenhang anzumerken, dass sich die Nanoröhren unterschiedlicher, beispielsweise einander benachbarter Chip-Kontakte nicht berühren dürfen, da es sonst zu unerwünschten Kurzschlüssen kommen könnte. Es sind immer nur die Nanoröhren eines Chip-Kontakts mit dem gewünschten, korrespondierenden Chip-Kontakt des anderen elektronischen Chips gekoppelt, so dass anschaulich eine elektrische Kontaktierung nur zwischen den gewünschten externen Chip-Kontakten ermöglicht ist.

Erfindungsgemäß ist unter einem elektronischen Chip ein üblicherweise fertig prozessierter elektronischer Chip zu verstehen.

- 5 Fertig prozessiert bedeutet in diesem Zusammenhang, dass alle Prozessschritte für die Herstellung von in den Chip integrierten elektrischen Schaltungen abgeschlossen sind und lediglich eventuelle Verpackungsschritte (Packaging-Verfahrensschritte) mit dem entsprechenden Anbringen von
- 10 Gehäuse noch nicht durchgeführt worden sind.

In diesem Zusammenhang ist unter einem externen Chip-Kontakt ein nach dem Fertigstellen des Chips noch bestehender elektrischer Kontakt des Chips zur chip-äußeren Ansteuerung, d.h. durch eine Ansteuerung oder einen Signalaustausch von

15 einem sich in der Umgebung des Chips befindlichen Elements, beispielsweise mit einem weiteren Chip, zu verstehen.

Eine elektronische Chip-Anordnung weist einen ersten elektronischen Chip sowie einen zweiten elektronischen Chip auf. Der erste elektronische Chip weist eine Mehrzahl externer Chip-Kontakte auf, auf dem eine Vielzahl von Nanoröhren aufgebracht ist zum Kontaktieren des elektronischen ersten Chips mit dem zweiten elektronischen

20 Chip. Der zweite elektronische Chip weist ebenfalls mehrere externe Chip-Kontakt auf, welche mit den auf dem ersten Chip-Kontakt des ersten elektronischen Chips aufgebrachten Nanoröhren elektrisch und mechanisch kontaktierbar ist. Die Nanoröhren jeweils eines externen Chip-Kontakts des ersten elektronischen Chips sind mit genau einem externen Chip-

25 Kontakt des zweiten externen Chip-Kontakt kontaktiert.

30

Anschaulich kann die Erfindung darin gesehen werden, dass Nanoröhren, vorzugsweise Kohlenstoff-Nanoröhren, dazu

35 verwendet werden, zwei schon fertig prozessierte elektronische Chips miteinander über externe Chip-Kontakte elektrisch zu verbinden.

Im Vergleich zur Verwendung von Lotmaterial zum Verbinden zweiter elektronischer Chips weist die erfindungsgemäße Verwendung von Nanoröhren insbesondere den Vorteil auf, dass  
5 die verwendeten Nanoröhren biegsam sind und dass somit eine stabilere Kopplung sowohl hinsichtlich der mechanischen Stabilität als auch hinsichtlich der Verlässlichkeit der elektronischen Kopplung zwischen den externen Chip-Kontakten erreicht wird. Dies ist insbesondere darauf zurückzuführen,  
10 dass das Elastizitätsmodul bei ungefähr einem TPa liegt.

Ferner ist in diesem Zusammenhang auf die Robustheit der verwendeten Nanoröhren hinzuweisen, was zu einer erheblich verbesserten Stabilität der Kopplung zwischen den externen  
15 Chip-Kontakten der miteinander zu kontaktierenden elektronischen Chips führt.

Weiterhin ist ein Vorteil der erfindungsgemäßen Kopplung zwischen den elektronischen Chips darin zu sehen, dass die  
20 Nanoröhren chemisch inert sind.

Üblicherweise werden Kohlenstoff-Nanoröhren verwendet, wobei die Stromtragfähigkeit insbesondere der elektrisch leitfähigen Kohlenstoff-Nanoröhren, bis um den Faktor 1000  
25 größer ist als beispielsweise die Stromtragfähigkeit von Kupfer als üblicherweise für die Verbindung zwischen zwei elektronischen Chips verwendetes Metall.

Ein weiterer Vorteil ist in der Wärmeleitfähigkeit der  
30 Nanoröhren zu sehen, die bei ungefähr 6000 Watt/mK liegt, wohingegen die Wärmeleitfähigkeit von Kupfer etwa 400 Watt/mK beträgt.

Weiterhin ist darauf hinzuweisen, dass es bei einer festen  
35 Metallverbindung zwischen den elektronischen Chips häufig aufgrund der unterschiedlichen thermischen Ausdehnungskoeffizienten zu erheblichen mechanischen



Spannungen in dem Lotmaterial kommt, die bei wiederholten unterschiedlichen thermischen Belastungen zu einer Zerstörung des Bauelements bzw. der externen Chip-Kontakte und/oder der Metallkopplung führen können.

5

Dieses Problem ist insbesondere bei Hochfrequenz-Anwendungen von Bedeutung, d.h. bei Hochfrequenz-Chips, da diese üblicherweise einen besonders hohen Stromverbrauch während ihres Betriebs haben, was zu einer starken Erwärmung der elektronischen Chips führt.

10

Der Einsatz von Nanoröhren, insbesondere von Kohlenstoff-Nanoröhren, reduziert die oben beschriebene Problematik in zweifacher Hinsicht. Einerseits wird durch die hohe thermische Leitfähigkeit der Nanoröhren die Wärme schnell an die Umgebung abgeführt, andererseits können über die seitlich leicht bewegbaren und dennoch in sich stabilen Nanoröhren in der Kopplung auftretende Scherkräfte abgebaut werden, ohne dass die Nanoröhren selbst zerstört werden.

20

Bevorzugte Weiterbildungen der Erfindung ergeben sich aus den abhängigen Ansprüchen.

25

Die Nanoröhren können als Kohlenstoff-Nanoröhren ausgestaltet sein, in diesem Zusammenhang insbesondere als elektrisch leitende oder elektrisch halbleitende Kohlenstoff-Nanoröhren. Der Chip-Kontakt, der vorzugsweise aus Metall besteht und somit im weiteren auch als Chip-Metallkontakt bezeichnet wird, kann als eine Schichtenfolge insbesondere zweier Schichten, einer Chip-Metallkontaktschicht und einer darauf aufgebracht Katalysatorschicht, bestehen. Die Katalysatorschicht weist Material auf, welches hinsichtlich des Aufwachsens von Nanoröhren, vorzugsweise hinsichtlich des Aufwachsens von Kohlenstoff-Nanoröhren, katalytisch wirkt. In diesem Zusammenhang ist unter einer Katalysatorschicht auch eine Ansammlung einzelner Material-Cluster aus dem jeweiligen Katalysator-Material zu verstehen, d.h. anders ausgedrückt,

35

die Katalysatorschicht muss nicht unbedingt aus einer zusammenhängenden Schicht aus Katalysatormaterial bestehen.

5 In diesem Zusammenhang ist darauf hinzuweisen, dass auch die Chip-Metallkontaktschicht selbst aus einem Metall bestehen kann, das hinsichtlich des Aufwachsens der Nanoröhren katalytisch wirkt.

10 Durch die Verwendung von Katalysatormaterial wird das Aufwachsen der Nanoröhren erheblich vereinfacht und beschleunigt.

15 Der Chip-Metallkontakt, insbesondere die Chip-Metallkontaktschicht, kann aus einem beliebigen Metall, vorzugsweise aus Aluminium und/oder Kupfer oder aus einer beliebigen Metalllegierung, vorzugsweise aus einer Metalllegierung der beiden oben genannten Metalle gefertigt sein.

20 Als Katalysatormaterial kann Nickel, Kobalt oder Eisen oder eine Mischung der genannten Materialien verwendet werden.

25 Gemäß einer Weiterbildung der Erfindung ist es vorgesehen, dass die Nanoröhren mit dem externen Chip-Metallkontakt verlötet sind, um den mechanischen Kontakt, d.h. die mechanische Kupplung, zwischen dem externen Chip-Kontakt und einem Ende einer jeweiligen Nanoröhre weiter zu festigen, wodurch die mechanische Stabilität der Chip-Verbindung weiter erhöht wird.

30 Alternativ kann die mechanische Kupplung zwischen einem externen Chip-Kontakt und einem Ende einer jeweiligen Nanoröhre mittels einer elektrochemischen Kupplung realisiert sein.

35 Der elektronische Chip ist gemäß einer Ausgestaltung der Erfindung als Test-Chip ausgestaltet, d.h. als ein Chip, mit

dem eine vorgegebene Funktionsweise weiterer elektronischer Chips getestet werden kann. In diesem Fall dienen die Nanoröhren anschaulich als Ersatz für die übliche Nadelkarte zum Kontaktieren des jeweils zu testenden Chips.

5

Der Test-Chip kann eine integrierte Test-Schaltung aufweisen, wodurch die Verlässlichkeit der verarbeiteten elektrischen Signale weiter erhöht wird.

10 Für den Fall, dass der erste elektronische Chip nicht als Test-Chip ausgestaltet ist und die elektronische Chip-Anordnung zwei miteinander dauerhaft zu kontaktierende elektronische Chips aufweist, können die Nanoröhren an ihren beiden jeweiligen Enden jeweils mit dem Metall der jeweiligen  
15 externen Chip-Kontakte verlötet sein, wodurch die mechanische und damit auch die elektronische Stabilität weiter erhöht wird.

Allgemein kann die Erfindung auf eine beliebige Anzahl  
20 miteinander zu kontaktierender elektronischer Chips angewendet werden.

Die Erfindung eignet sich insbesondere zum Einsatz in einer HF-Anwendung, d.h. bei Hochfrequenz-Bauelementen bzw. in  
25 einem Hochfrequenz-Chip.

Ausführungsbeispiele der Erfindung sind in den Figuren dargestellt und werden im Weiteren näher erläutert.

30 Es zeigen:

Figur 1 eine elektronische Chip-Anordnung gemäß einem ersten Ausführungsbeispiel der Erfindung zu einem ersten Zeitpunkt des Herstellungsverfahrens;

35

Figur 2 eine elektronische Chip-Anordnung gemäß dem Stand der Technik;

Figur 3 eine elektronische Chip-Anordnung gemäß dem ersten Ausführungsbeispiel der Erfindung zu einem zweiten Zeitpunkt des Herstellungsverfahrens;

5

Figur 4 eine elektronische Chip-Anordnung gemäß dem ersten Ausführungsbeispiel der Erfindung zu einem dritten Zeitpunkt des Herstellungsverfahrens;

10. Figur 5 eine elektronische Chip-Anordnung gemäß einem zweiten Ausführungsbeispiel der Erfindung; und

Figur 6 eine Rasterelektronenmikroskop-Aufnahme einer Draufsicht eines erfindungsgemäßen elektronischen Chips, bei dem auf externen Chip-Kontakten Kohlenstoff-Nanoröhren aufgewachsen sind.

15

**Fig.1** zeigt eine Chip-Anordnung 100 gemäß einem ersten Ausführungsbeispiel der Erfindung zu einem ersten Zeitpunkt während ihrer Herstellung.

20

Die Chip-Anordnung 100 weist einen ersten elektronischen Chip 101 und einen zweiten elektronischen Chip 102 auf, die miteinander mechanisch und elektronisch zu kontaktieren sind.

25

Der erste elektronische Chip 101 und der zweite elektronische Chip 102 weisen jeweils eine integrierte elektronische Schaltung auf, die jedoch aus Gründen der vereinfachten Erläuterung der Erfindung nicht dargestellt sind.

30

Auf dem ersten elektronischen Chip 101 ist auf einem Kontaktpad, d.h. auf einem externen Chip-Metallkontakt 103 aus Aluminium mittels eines Lift-Off-Verfahrens eine Katalysator-Schicht 104 aus Eisen aufgebracht, wobei gemäß diesem Ausführungsbeispiel die Katalysatorschicht 104 aus einer Mehrzahl nebeneinander angeordneter Metallpartikel, insbesondere Metall-Clustern aus Eisen, besteht.

35

Alternativ kann anstelle des nachfolgend aufgebracht  
Katalysators der externe Chip-Metallkontakt 103 unmittelbar  
gemeinsam mit dem Katalysator-Material auf den an sich fertig  
5 prozessierten elektronischen Chip 101 aufgebracht werden.

Die Katalysator-Schicht 104 weist eine Dicke von ungefähr  
5 nm bis 10 nm auf.

10 Anschließend werden unter Verwendung eines CVD-Prozesses oder  
eines plasma-unterstützten CVD-Prozesses (PECVD), gemäß  
diesem Ausführungsbeispiel unter Verwendung von Acetylen  
(C<sub>2</sub>H<sub>2</sub>) bei einer Temperatur von 600°C und einem Druck von 10  
Torr für eine Dauer von 30 Minuten Kohlenstoff-Nanoröhren 105  
15 bis zu einer beliebigen Höhe, gemäß diesem  
Ausführungsbeispiels bis zu einer Höhe von ungefähr 100 µm  
bis 500 µm, aufgewachsen.

Der externe Chip-Metallkontakt 103 weist gemäß diesem  
20 Ausführungsbeispiel eine rechteckförmige Form auf mit einer  
Seitenlänge von jeweils 50 µm bis 100 µm.

In einem weiteren Schritt werden die Kohlenstoff-Nanoröhren  
105 und somit der Chip-Metallkontakt 103 des ersten  
25 elektronischen Chips 101 mit einem Chip-Metallkontakt 106 des  
zweiten elektronischen Chips 102 in örtliche Übereinstimmung  
und in mechanischen Kontakt gebracht, d.h. es erfolgt eine  
Justierung der Kohlenstoff-Nanoröhren 105 mit dem Chip-  
Metallkontakt 106 des zweiten elektronischen Chips 102.

30 Anschließend werden die Kohlenstoff-Nanoröhren 105 in dem  
Aluminium der Metallkontaktschicht 103, d.h. des externen  
Chip-Kontakts 103, eingebettet, indem die Chip-Anordnung 100  
mittels eines Kurzzeittemper-Verfahrens in einer  
35 Wasserstoffumgebung bei über 660°C erhitzt und anschließend  
wieder abgekühlt wird.

- Auf diese Weise werden die Kohlenstoff-Nanoröhren 105 an einem jeweiligen ersten Ende 107 fest mit dem Aluminium des externen Chip-Metallkontakts 103 des ersten elektronischen Chips 101 verbunden, d.h. in dem Aluminium befestigt, und
- 5 anschließend wird der erste elektronische Chip 101 über der gewünschten Kontaktfläche, d.h. dem Chip-Metallkontakt 106 des zweiten elektronischen Chips 102, justiert und anschließend wiederum mittels eines Kurzzeittemper-Verfahrens in einer Wasserstoffumgebung bei einer Temperatur von über
- 10 660°C erhitzt und wieder abgekühlt, so dass die jeweiligen zweiten Enden 108 fest mit dem Aluminium des externen Chip-Metallkontakts 106 des zweiten elektronischen Chips 102 verbunden, d.h. in dem Aluminium befestigt sind.
- 15 Mittels der Kurzzeittemper-Verfahren werden die jeweiligen Enden 107, 108 der Kohlenstoff-Nanoröhren 105 anschaulich mit den externen Chip-Metallkontakten 103, 106, verlötet.

**Fig.3** zeigt bei Verwendung von gleichen Bezugszeichen für identische Elemente den Zustand der Chip-Anordnung 100 nach

20 erfolgtem Verlöten der ersten Enden 107 der Kohlenstoff-Nanoröhren 105 mit dem Chip-Metallkontakt 103 des ersten elektronischen Chips 101.

- 25 Anders ausgedrückt, erfolgt das Verlöten, indem nach dem Aufwachsen der Kohlenstoff-Nanoröhren 105 die Chip-Anordnung 100 für eine kurze Zeitdauer über die eutektische Temperatur des Materials der Chip-Metallkontakte 103, 106, gebracht wird, um somit die Kohlenstoff-Nanoröhren 105 in das Material
- 30 der Chip-Metallkontakte 103, 106 einzubetten. Dies erfolgt in gleicher Weise für die Einbettung der weiteren Enden 108 der Kohlenstoff-Nanoröhren 105 in die Chip-Metallkontakte 106 des zweiten elektronischen Chips 102.

- 35 Als Material für die Einbettung der Enden 107, 108 der Kohlenstoff-Nanoröhren 105 in die Chip-Metallkontakte 103, 106 kann Aluminium oder ein beliebiges anderes Metall oder

Metallgemisch, wie beispielsweise Pb40Sn60, Pb95Sn5 oder ein beliebiges anderes eutektisches Gemisch verwendet werden, um die Kohlenstoff-Nanoröhren 105 zu kontaktieren.

- 5 **Fig.4** zeigt die Chip-Anordnung 100 in dem Zustand, in dem die zweiten Enden 108 der Kohlenstoff-Nanoröhren 105 schon in den externen Chip-Metallkontakt 106 des zweiten elektronischen Chips 102 eingebettet, d.h. mit diesem verlötet sind.
- 10 Es ist in diesem Zusammenhang darauf hinzuweisen, dass die beiden Löt Schritte auch zu einem gemeinsamen Kurzzeitemperschritt, d.h. zu einem Löt Schritt, zusammengefasst werden können.
- 15 **Fig.5** zeigt eine elektronische Chip-Anordnung 500 gemäß einem zweiten Ausführungsbeispiel der Erfindung.

Ein erster elektronischer Chip 501 ist gemäß dem zweiten Ausführungsbeispiel als Test-Chip 501 ausgestaltet und dient  
20 zum Testen zu testender weiterer elektronischer Chips, gemäß diesem Ausführungsbeispiel dargestellt anhand eines zu testenden Chips 502.

Der Test-Chip 501 weist eine in ihm integrierte Test-  
25 Schaltung auf (nicht dargestellt) sowie mindestens einen externen Chip-Metallkontakt 503, grundsätzlich eine beliebige Anzahl von Chip-Metallkontakten 503, die gemäß dem oben beschriebenen Verfahren mit den ersten Enden 507 von auf der Katalysatorschicht 504 aufgewachsen Kohlenstoff-Nanoröhren  
30 505 verlötet sind. Die in dem Test-Chip 501 integrierte Test-Schaltung ist derart eingerichtet, dass mit ihr eine vorgegebene Soll-Funktionalität des zu testenden elektronischen Chips 502 überprüft werden kann.

35 Die zweiten Enden 508 sind gemäß diesem Ausführungsbeispiel nicht fest mit dem externen Chip-Metallkontakt 506 des zu testenden elektronischen Chips 502 verlötet, sondern sie

werden für Testzwecke lediglich mit dem externen Chip-Kontakt 506 des zu testenden Chips 502 in mechanischem und damit elektrischen Kontakt gebracht, um somit die jeweilige Testroutine zum Testen des zu testenden elektronischen Chips 5 502 durchzuführen.

**Fig. 6** zeigt eine Aufnahme eines Rasterelektronenmikroskops einer Draufsicht auf einen elektronischen Chip 600 mit einer Mehrzahl quadratischer externen Chip-Metallkontakten und 10 darauf aufgebrachten Kohlenstoff-Nanoröhren, die anschaulich einen Cluster-Rasen aus Kohlenstoff-Nanoröhren auf dem jeweiligen Chip-Metallkontakt bilden.



In diesem Dokument sind folgende Druckschriften zitiert:

[1] EP 1 087 413 A2

5 [2] US 5,805,426

[3] EP 1 096 533 A1

[4] US 6,020,747

10

[5] US 6,340,822 B1

**Bezugszeichenliste**

- 100 Chip-Anordnung
- 101 Erster elektronischer Chip
- 102 Zweiter elektronischer Chip
- 103 Externer Chip-Metallkontakt erster elektronischer Chip
- 104 Katalysatorschicht
- 105 Kohlenstoff-Nanoröhre
- 106 Externer Chip-Metallkontakt zweiter elektronischer Chip
- 107 Erstes Ende Kohlenstoff-Nanoröhre
- 108 Zweites Ende Kohlenstoff-Nanoröhre
  
- 200 Chip-Anordnung
- 201 Erster elektronischer Chip
- 202 Zweiter elektronischer Chip
- 203 Substrat
- 204 Widerstand
- 205 Kapazität
- 206 Induktivität
- 207 Integrierte Schaltung
- 208 Externer Chip-Metallkontakt erster elektronischer Chip
- 209 Externer Chip-Metallkontakt zweiter elektronischer Chip
- 210 Metallverbindung
  
- 500 Chip-Anordnung
- 501 Test-Chip
- 502 Zu testender Chip
- 503 Externer Chip-Metallkontakt Test-Chip
- 504 Katalysatorschicht
- 505 Kohlenstoff-Nanoröhre
- 506 Externer Chip-Metallkontakt zu testender Chip
- 507 Erstes Ende Kohlenstoff-Nanoröhre
- 508 Zweites Ende Kohlenstoff-Nanoröhre
  
- 600 Elektronischer Chip

**Patentansprüche**

1. Elektronischer Chip mit mehreren externen Chip-Kontakten, bei dem auf zumindest zwei der externen Chip-Kontakte jeweils eine Vielzahl von Nanoröhren aufgebracht sind zum Kontaktieren des elektronischen Chips mit einem anderen elektronischen Chip mit mehreren externen Chip-Kontakten, wobei die Vielzahl von Nanoröhren jeweils eines externen Chip-Kontakts mit einem entsprechenden externen Chip-Kontakt des anderen elektronischen Chips zu kontaktieren sind.
2. Elektronischer Chip nach Anspruch 1, bei dem die Vielzahl von Nanoröhren eine Vielzahl von Kohlenstoff-Nanoröhren sind.
3. Elektronischer Chip nach Anspruch 1 oder 2, bei dem der externe Chip-Kontakt eine Chip-Kontaktschicht und eine darauf aufgebrachte Katalysatorschicht aufweist, wobei das Material der Katalysatorschicht hinsichtlich des Wachsens der Nanoröhren katalytisch wirkt.
4. Elektronischer Chip nach einem der Ansprüche 1 bis 3, bei dem der Chip-Kontakt zumindest eines der folgenden Metalle aufweist:
- Aluminium, und/oder
  - Kupfer.
5. Elektronischer Chip nach Anspruch 3 oder 4, bei dem die Katalysatorschicht zumindest eines der folgenden Metalle aufweist:
- Nickel, und/oder
  - Kobalt, und/oder
  - Eisen.
6. Elektronischer Chip nach einem der Ansprüche 1 bis 5, bei dem die Nanoröhren mit dem externen Chip-Kontakt verlötet sind.

7. Elektronischer Chip nach einem der Ansprüche 1 bis 5, bei dem die Nanoröhren mit dem externen Chip-Kontakt elektrochemisch gekuppelt sind.

5

8. Elektronischer Chip nach einem der Ansprüche 1 bis 7, bei dem der elektronische Chip als Test-Chip ausgestaltet ist.

10 9. Elektronischer Chip nach Anspruch 8, bei dem der Test-Chip eine integrierte Testschaltung aufweist.

15 10. Elektronische Chip-Anordnung mit einem ersten elektronischen Chip und einem zweiten elektronischen Chip,  
• bei dem der erste elektronische Chip mehrere externe Chip-Kontakte aufweist, auf dem eine Vielzahl von Nanoröhren aufgebracht sind zum Kontaktieren des elektronischen Chips mit dem zweiten elektronischen  
20 Chip,  
• bei dem der zweite elektronische Chip mehrere externe Chip-Kontakte aufweist, welche mit den auf dem externen Chip-Kontakten des ersten elektronischen Chips aufgetragenen Nanoröhren kontaktierbar ist,  
25 • wobei jeweils die Nanoröhren eines externen Chip-Kontakts des ersten elektronischen Chips mit genau einem externen Chip-Kontakt des zweiten externen Chip-Kontakt kontaktiert sind.

30 11. Elektronische Chip-Anordnung nach Anspruch 10, bei dem die Vielzahl von Nanoröhren eine Vielzahl von Kohlenstoff-Nanoröhren sind.

35 12. Elektronische Chip-Anordnung nach Anspruch 10 oder 11, bei dem der externe Chip-Kontakt des ersten elektronischen Chips eine Chip-Kontaktschicht und eine darauf aufgetragene Katalysatorschicht aufweist, wobei das Material der

Katalysatorschicht hinsichtlich des Wachsens der Nanoröhren katalytisch wirkt.

13. Elektronische Chip-Anordnung nach einem der Ansprüche 10  
5 bis 12,

bei dem der Chip-Kontakt des ersten elektronischen Chips  
und/oder der Chip-Kontakt des zweiten elektronischen Chips  
zumindest eines der folgenden Metalle aufweist:

- Aluminium, und/oder
- 10 • Kupfer.

14. Elektronische Chip-Anordnung nach Anspruch 12 oder 13,  
bei dem die Katalysatorschicht zumindest eines der folgenden  
Metalle aufweist:

- 15 • Nickel, und/oder
- Kobalt, und/oder
- Eisen.

15. Elektronische Chip-Anordnung nach einem der Ansprüche 10  
20 bis 14,

bei dem die Nanoröhren mit dem externen Chip-Kontakt des  
ersten elektronischen Chips und/oder mit dem Chip-Kontakt des  
zweiten elektronischen Chips verlötet sind.

25 16. Elektronische Chip-Anordnung nach einem der Ansprüche 10  
bis 14,

bei dem die Nanoröhren mit dem externen Chip-Kontakt des  
ersten elektronischen Chips und/oder mit dem Chip-Kontakt des  
zweiten elektronischen Chips elektrochemisch gekuppelt sind.

30 17. Elektronische Chip-Anordnung nach einem der Ansprüche 8  
bis 16,

bei dem der erste elektronische Chip als Test-Chip  
ausgestaltet ist.

35 18. Elektronische Chip-Anordnung nach Anspruch 17,

bei dem der Test-Chip eine integrierte Testschaltung aufweist.

1/3

FIG 1

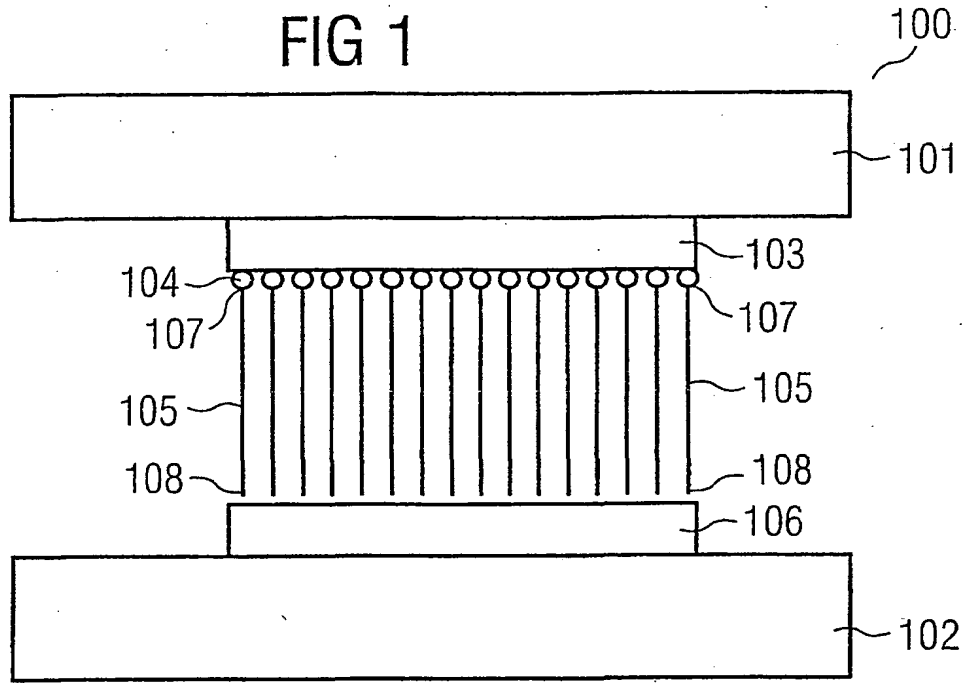
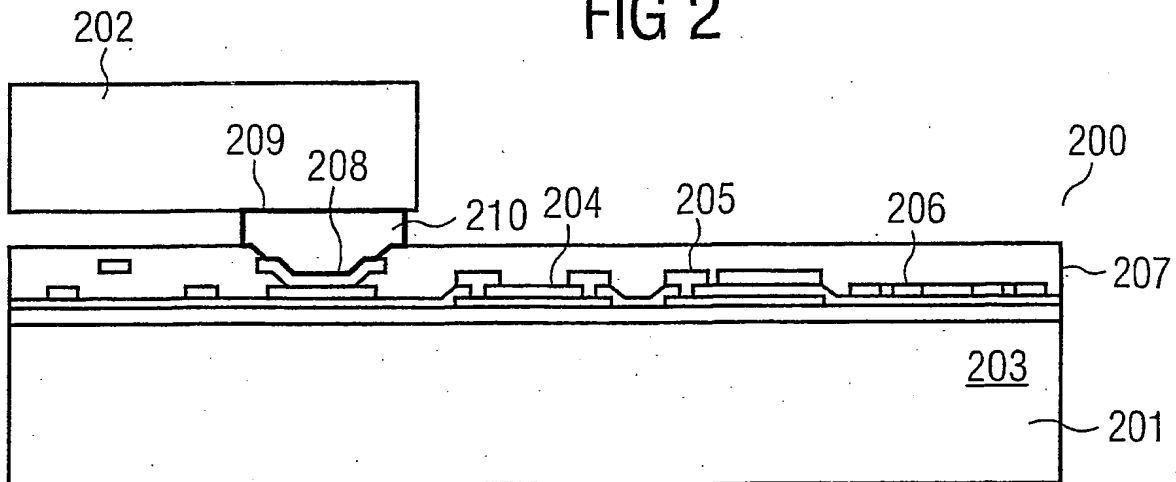


FIG 2



2/3

FIG 3

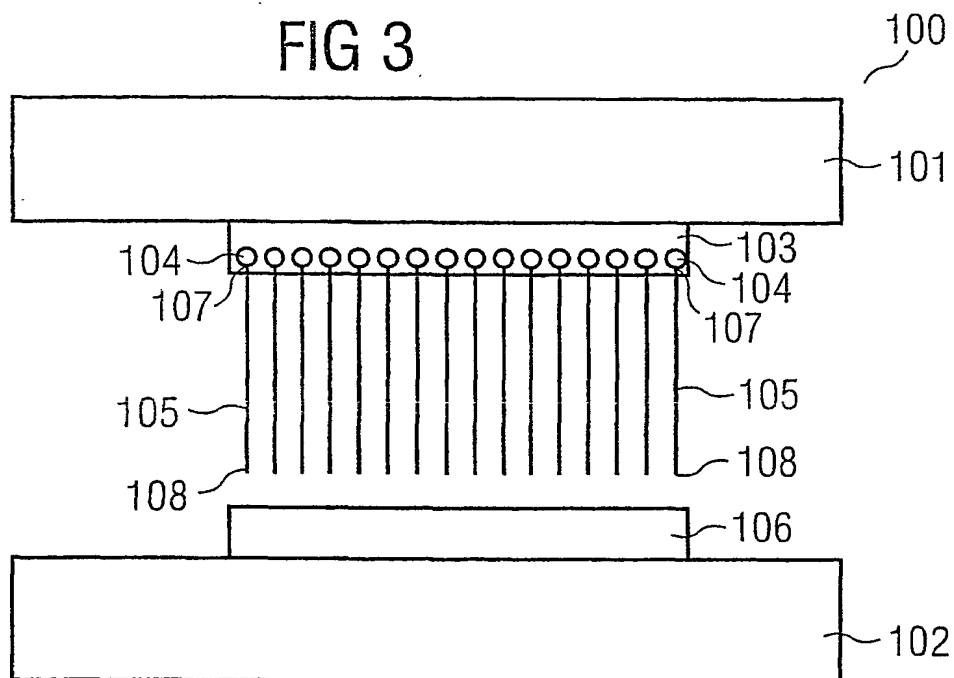
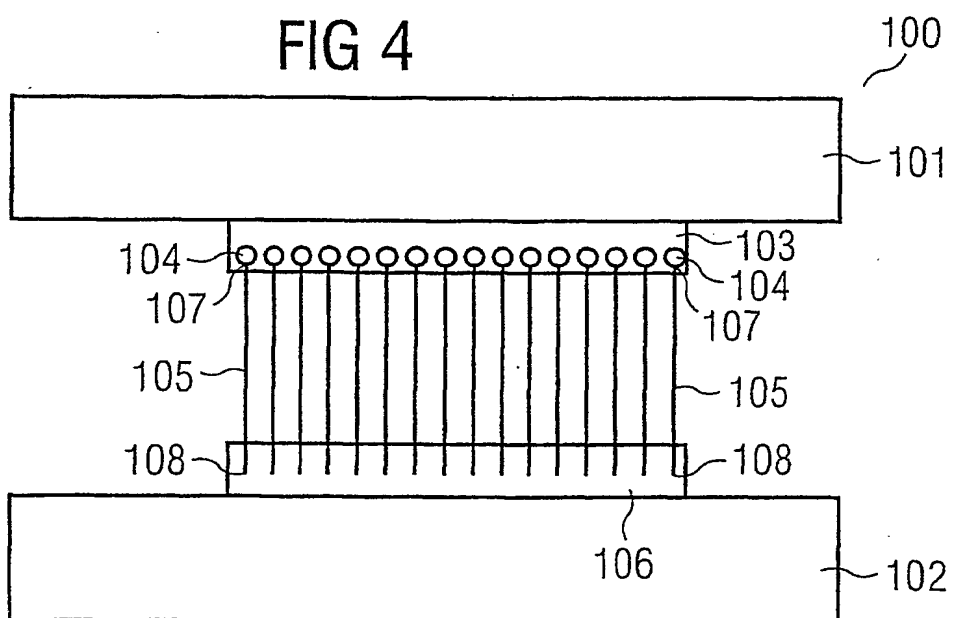


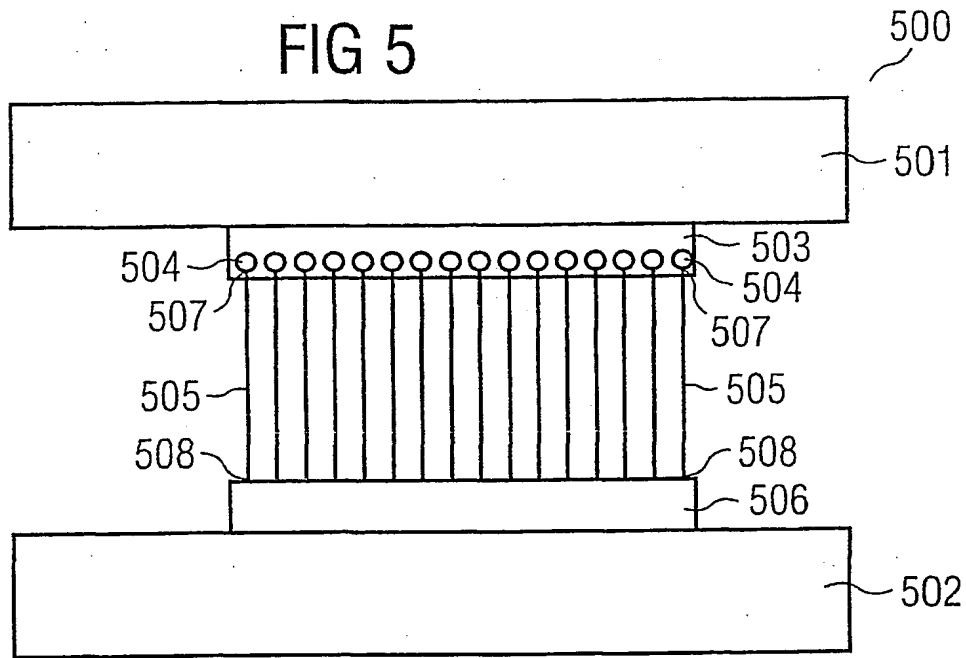
FIG 4





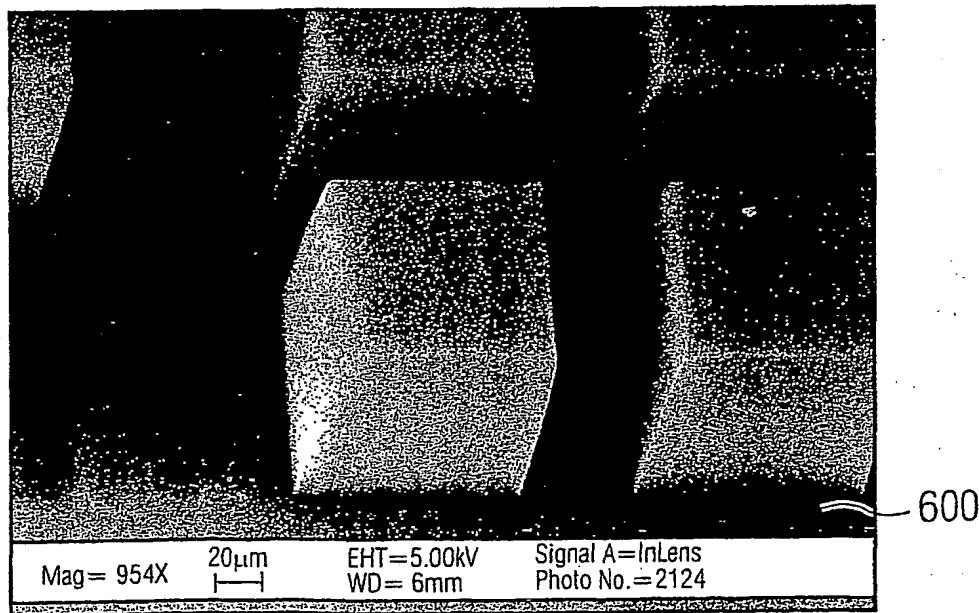
3/3

FIG 5



BEST AVAILABLE COPY

FIG 6



THIS PAGE BLANK (USPTO)

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
12. Dezember 2002 (12.12.2002)

PCT

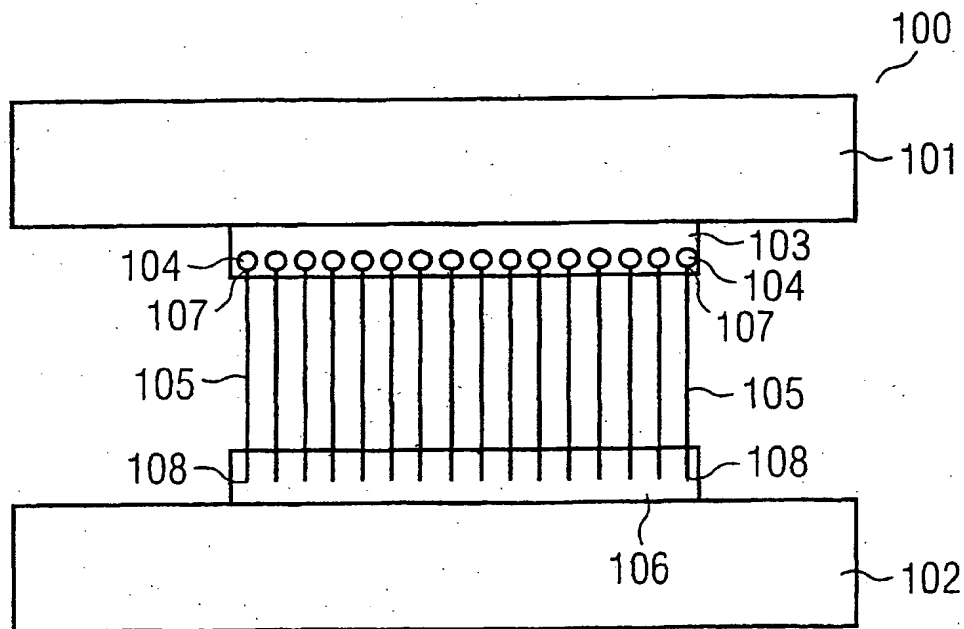
(10) Internationale Veröffentlichungsnummer  
**WO 02/099845 A3**

- (51) Internationale Patentklassifikation<sup>7</sup>: **H01L 23/498**, 21/60, H05K 3/32, 3/40, C01B 31/02
- (21) Internationales Aktenzeichen: PCT/DE02/02026
- (22) Internationales Anmeldedatum:  
3. Juni 2002 (03.06.2002)
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität:  
101 27 351.7 6. Juni 2001 (06.06.2001) DE
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von  
US): **INFINEON TECHNOLOGIES AG** [DE/DE]; St.-  
Martin-Strasse 53, 81669 München (DE).
- (72) Erfinder; und
- (75) Erfinder/Anmelder (nur für US): **HÖNLEIN, Wolfgang**  
[DE/DE]; Parkstrasse 8A, 82008 Unterhaching (DE).  
**KLOSE, Helmut** [DE/DE]; Aidenbachstrasse 139, 81479  
München (DE). **KREUPL, Franz** [DE/DE]; Mandlstrasse  
24, 80802 München (DE). **SIMBÜRGER, Werner**  
[AT/DE]; Joseph-Haydn-Strasse 10, 85540 Haar (DE).
- (74) Anwalt: **VIERING, JENTSCHURA & PARTNER**;  
Steinsdorfstrasse 6, 80538 München (DE).
- (81) Bestimmungsstaaten (national): JP, KR, US.
- (84) Bestimmungsstaaten (regional): europäisches Patent (AT,  
BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC,  
NL, PT, SE, TR).

[Fortsetzung auf der nächsten Seite]

(54) Title: ELECTRONIC CHIP AND ELECTRONIC CHIP ASSEMBLY

(54) Bezeichnung: ELEKTRONISCHER CHIP UND ELEKTRONISCHE CHIP-ANORDNUNG



(57) Abstract: A plurality of nanotubes is mounted on at least one external metallic chip contact of the electronic chip for contacting said electronic chip with an additional electronic chip.

(57) Zusammenfassung: Auf mindestens einem externen Chip-Metallkontakt des elektronischen Chips ist eine Vielzahl von Nanoröhren aufgebracht zum Kontaktieren des elektronischen Chips mit einem weiteren elektronischen Chip.

WO 02/099845 A3



**Veröffentlicht:**

— mit internationalem Recherchenbericht

**(88) Veröffentlichungsdatum des internationalen**

**Recherchenberichts:**

21. August 2003

*Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

## INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE 02/02026

## A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 H01L23/498 H01L21/60 H05K3/32 H05K3/40 C01B31/02

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H01L H05K C01B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, PAJ, WPI Data

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 1 100 297 A (ELECTROVAC) 16 May 2001 (2001-05-16)	1-5,7, 10-14,16
Y	paragraphs '0022!-'0033!; figures 2-4	6,8,9, 15,17,18
Y	EP 1 096 533 A (LUCENT TECHNOLOGIES INC ;UNIV NORTH CAROLINA (US)) 2 May 2001 (2001-05-02)	6,15
Y	paragraphs '0008!-'0018!; figure 1	
Y	EP 0 614 089 A (IBM) 7 September 1994 (1994-09-07)	8,9,17, 18
A	page 3, line 3-34; figure 2	
A	EP 1 069 206 A (LUCENT TECHNOLOGIES INC) 17 January 2001 (2001-01-17)	4,5,13, 14
	paragraphs '0011!-'0014!; figures 1,8	
	--- -/--	



Further documents are listed in the continuation of box C.



Patent family members are listed in annex.

## \* Special categories of cited documents:

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

\*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

\*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

\*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

\* & \* document member of the same patent family

Date of the actual completion of the international search

27 March 2003

Date of mailing of the international search report

03/04/2003

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Cousins, D

## INTERNATIONAL SEARCH REPORT

Inter nal Application No

PCT/DE 02/02026

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 1 087 413 A (LUCENT TECHNOLOGIES INC) 28 March 2001 (2001-03-28) paragraph '0022!; figures 1,5,6 -----	5,6,14, 15
A	PATENT ABSTRACTS OF JAPAN vol. 1999, no. 10, 31 August 1999 (1999-08-31) -& JP 11 139815 A (CANON INC), 25 May 1999 (1999-05-25) abstract; figure 3 -----	1-5, 10-14
A	EP 0 918 354 A (TEXAS INSTRUMENTS INC) 26 May 1999 (1999-05-26) paragraph '0065!; figure 12 -----	1,10

# INTERNATIONAL SEARCH REPORT

Information on patent family members

Intern

Application No

PCT/DE 02/02026

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
EP 1100297	A	16-05-2001	AT 408052 B AT 189899 A EP 1100297 A2	27-08-2001 15-12-2000 16-05-2001
EP 1096533	A	02-05-2001	US 6277318 B1 CA 2315132 A1 EP 1096533 A1 JP 2001130904 A	21-08-2001 18-02-2001 02-05-2001 15-05-2001
EP 0614089	A	07-09-1994	CA 2110472 A1 EP 0614089 A2 JP 2528619 B2 JP 6252226 A KR 130736 B1 US 6414509 B1	02-09-1994 07-09-1994 28-08-1996 09-09-1994 06-04-1998 02-07-2002
EP 1069206	A	17-01-2001	US 6322713 B1 EP 1069206 A2 JP 2001102381 A	27-11-2001 17-01-2001 13-04-2001
EP 1087413	A	28-03-2001	US 6286226 B1 EP 1087413 A2 JP 2001153738 A	11-09-2001 28-03-2001 08-06-2001
JP 11139815	A	25-05-1999	JP 3363759 B2	08-01-2003
EP 0918354	A	26-05-1999	EP 0918354 A2 JP 11238833 A	26-05-1999 31-08-1999

## INTERNATIONALER RECHERCHENBERICHT

Int 1ales Aktenzeichen

PCT/DE 02/02026

## A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

IPK 7 H01L23/498 H01L21/60 H05K3/32 H05K3/40 C01B31/02

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 H01L H05K C01B

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, PAJ, WPI Data

## C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	EP 1 100 297 A (ELECTROVAC) 16. Mai 2001 (2001-05-16)	1-5,7, 10-14,16
Y	Absätze '0022!-'0033!; Abbildungen 2-4	6,8,9, 15,17,18
Y	EP 1 096 533 A (LUCENT TECHNOLOGIES INC ;UNIV NORTH CAROLINA (US)) 2. Mai 2001 (2001-05-02)	6,15
Y	EP 0 614 089 A (IBM) 7. September 1994 (1994-09-07) Seite 3, Zeile 3-34; Abbildung 2	8,9,17, 18
A	EP 1 069 206 A (LUCENT TECHNOLOGIES INC) 17. Januar 2001 (2001-01-17) Absätze '0011!-'0014!; Abbildungen 1,8	4,5,13, 14
	-/-	

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen☒ Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

\*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

\*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

\*L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

\*O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

\*P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

\*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

\*X\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

\*Y\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

\*Z\* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

27. März 2003

Absendedatum des internationalen Recherchenberichts

03/04/2003

Name und Postanschrift der Internationalen Recherchenbehörde  
Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Cousins, D



# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Interi

ales Aktenzeichen

PCT/DE 02/02026

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
EP 1100297	A	16-05-2001	AT 408052 B AT 189899 A EP 1100297 A2	27-08-2001 15-12-2000 16-05-2001
EP 1096533	A	02-05-2001	US 6277318 B1 CA 2315132 A1 EP 1096533 A1 JP 2001130904 A	21-08-2001 18-02-2001 02-05-2001 15-05-2001
EP 0614089	A	07-09-1994	CA 2110472 A1 EP 0614089 A2 JP 2528619 B2 JP 6252226 A KR 130736 B1 US 6414509 B1	02-09-1994 07-09-1994 28-08-1996 09-09-1994 06-04-1998 02-07-2002
EP 1069206	A	17-01-2001	US 6322713 B1 EP 1069206 A2 JP 2001102381 A	27-11-2001 17-01-2001 13-04-2001
EP 1087413	A	28-03-2001	US 6286226 B1 EP 1087413 A2 JP 2001153738 A	11-09-2001 28-03-2001 08-06-2001
JP 11139815	A	25-05-1999	JP 3363759 B2	08-01-2003
EP 0918354	A	26-05-1999	EP 0918354 A2 JP 11238833 A	26-05-1999 31-08-1999

## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie:	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	EP 1 087 413 A (LUCENT TECHNOLOGIES INC) 28. März 2001 (2001-03-28) Absatz '0022!; Abbildungen 1,5,6 ---	5,6,14, 15
A	PATENT ABSTRACTS OF JAPAN vol. 1999, no. 10, 31. August 1999 (1999-08-31) -& JP 11 139815 A (CANON INC), 25. Mai 1999 (1999-05-25) Zusammenfassung; Abbildung 3 ----	1-5, 10-14
A	EP 0 918 354 A (TEXAS INSTRUMENTS INC) 26. Mai 1999 (1999-05-26) Absatz '0065!; Abbildung 12 -----	1,10

ORIGINAL  
NO MARGINALIA